

PERFAG 4B

**Spezifikation für  
flexible und  
starr-flexible Leiterplatten**

**Specification for  
Flexible and Rigid-flex PCBs**

Deutsch / Englisch  
German / English

# Inhaltsverzeichnis

Geltungsbereich	10	2.10	Registrierung des Leiterbildes auf den Außenlagen	70
Einsatzbereich	14	2.11	Registrierung des Leiterbildes auf den Innenlagen	72
Gültigkeit	14	2.12	Freiflächen in Kupferebenen	72
Dokumentation und Kennzeichnung von Leiterplatten	16	2.13	Prüfung unbestückter Leiterplatten	74
Andere PERFAG-Spezifikationen	18	2.14	Automatische SMD-Bestückung	76
Referenzen	18			
<b>1 Basismaterial</b>	<b>20</b>	<b>3 Durchmetallisierte Löcher</b>	<b>82</b>	
1.1 Laminattypen	20	3.1 Allgemeine Qualitätsanforderungen	82	
1.1.1 Starre Basismaterialien	20	3.2 Dicke des galvanischen Niederschlages	82	
1.1.2 Flexible Basismaterialien	22	3.3 Durchmessertoleranzen	86	
1.2 Dicke und Toleranz fertig bearbeiteter LP	24	3.4 Restring eines Löt pads	88	
1.3 Kupferdicken	24	3.5 Mikro-Durchgangsbohrungen	94	
1.4 Aufbau	28	3.6 Fehlstellen in der Lochmetallisierung	96	
1.5 Anforderungen an die Biegebarkeit	30	3.7 Löt- und Auslötbeständigkeit	96	
1.6 Ausquetschen von Kleber oder Prepreg	34	3.8 Prüfabschnitt	98	
1.7 Anforderungen an die Lamine fertig bearbeiteter Leiterplatten	34	3.9 Epoxidverschmierung	98	
1.7.1 Allgemeine Qualitätsanforderungen	34	3.10 Zurückätzen des Kupfers	100	
1.7.2 Measling (Fleckenbildung)	36	3.11 Unebenheit in der Lochwand	102	
1.7.3 Crazing (Gewebezerrüttung)	36	3.12 Porosität in der Bohrungswand	102	
1.7.4 Blistering (Blasenbildung)	36	3.13 Taschen im galvanischen Niederschlag	104	
1.7.5 Delaminierung	38	3.14 Knospen	104	
1.7.6 Haloing (Hofbildung)	40	3.15 Nagelkopf bildung	106	
1.7.7 Weave Texture (Gewebestrukturbildung)	40	3.16 Grate	106	
1.7.8 Weave Exposure (Gewebefreilegung)	42	3.17 Trennung zwischen Hülse und Lochwand	106	
1.7.9 Unvollständige Aushärtung	42	3.18 Risse	108	
1.7.10 Metallische Einschlüsse	42	3.19 Verbindung zwischen chemisch und galvanisch abgeschiedenem Kupfer	108	
<b>2 Leiterbild</b>	<b>44</b>	<b>4 Nicht-metallisierte Bohrungen</b>	<b>114</b>	
2.1 Dokumentation des Leiterbildes	44	4.1 Generelle Qualitätsanforderungen	114	
2.2 Allgemeine Anforderungen an das Leiterbild (75 %-Regel)	44	4.2 Durchmessertoleranz	114	
2.3 Generelle Veränderungen des Leiterbildes	46	4.3 Restring	114	
2.4 Kantenschärfe des Leiterbildes	62	4.4 Positionierungsbohrungen	118	
2.5 Vorsprünge und Einbuchtungen	64	<b>5 Vergoldung von Kontakten</b>	<b>120</b>	
2.6 Fehlstellen und Nadellöcher	68	5.1 Allgemeine Qualitätsanforderungen	120	
2.7 Kupferpartikel	68	5.2 Nickel/Gold-Galvanisierung	122	
2.8 Haftfestigkeit der Cu-Folie	68	5.3 Nadellöcher	122	
2.9 Abheben des Kupfers	70			

# Index

Scope	11	2.10	PCB Pattern Registration of Outer Layers	71
Area of Use	15	2.11	PCB Pattern Registration of Inner Layers	73
Range of Validity	15	2.12	Clearance in Copper Planes	73
Documentation and Marking of PCBs	17	2.13	Bare-Board Test	75
Other PERFAG Specifications	19	2.14	Automatic Assembly of SMT PCBs	77
References	19			
<b>1</b>	<b>Base Material</b>	<b>21</b>		
1.1	Laminate Types	21	<b>3</b>	<b>Plated-Through Holes</b>
1.1.1	Rigid Base Materials	21	3.1	General Requirements for Quality
1.1.2	Flexible Base Materials	23	3.2	Plating Thickness
1.2	Thickness and Tolerance of Finished PCBs	25	3.3	Tolerance of Diameter
1.3	Copper Thicknesses	25	3.4	Annular Ring of Soldering Pad
1.4	Build-Up	29	3.5	Micro Via Holes
1.5	Requirements for Bending Capabilities	31	3.6	Voids in Plated-Through Holes
1.6	Requirements for Squeeze-Out of Adhesive or Prepreg	35	3.7	Soldering and Unsoldering Strength
1.7	Laminate Requirements for the Finished PCB	35	3.8	Test Coupon
1.7.1	General Requirements for Quality	35	3.9	Epoxy Smear
1.7.2	Measling	37	3.10	Etch-Back of Copper
1.7.3	Crazing	37	3.11	Unevenness in Hole Wall
1.7.4	Blistering	37	3.12	Porosity in Drilled Hole Wall
1.7.5	Delamination	39	3.13	Plating Pockets
1.7.6	Haloing	41	3.14	Nodules
1.7.7	Weave Texture	41	3.15	Nailheading
1.7.8	Weave Exposure	43	3.16	Burrs
1.7.9	Incomplete Curing	43	3.17	Separation Between Laminate and Hole Wall
1.7.10	Metallic Inclusions	43	3.18	Cracks
			3.19	Plating Contact
<b>2</b>	<b>PCB Pattern</b>	<b>45</b>	<b>4</b>	<b>Nonplated-Through Holes</b>
2.1	Documentation of PCB Pattern	45	4.1	General Requirements for Quality
2.2	General PCB Pattern Requirements (The 75 % rule)	45	4.2	Tolerance of Diameter
2.3	General Changes of PCB Pattern	47	4.3	Annular Ring of the Soldering Pad
2.4	Edge Definition of PCB Pattern	63	4.4	Tooling Holes
2.5	Nicks and Spikes	65		
2.6	Voids and Pinholes	69	<b>5</b>	<b>Gold for Contacts</b>
2.7	Copper Particles	69	5.1	General Requirements for Quality
2.8	PCB Pattern Adhesion	69	5.2	Nickel/gold Plating
2.9	Lifting of Copper	71	5.3	Pinholes

5.4	Porosität	122	9.12	Anschlussbereich	172
5.5	Haftfestigkeit	124	9.13	Haftfestigkeit	174
5.6	Ausrichtung von Ober- zu Unterseite	124	9.14	Carbonwiderstand und Isolationswiderstand	174
<b>6</b>	<b>Lötstoppmasken</b>	<b>126</b>	9.15	Carbondruck über Leiterzüge	178
6.1	Generelle Qualitäts- anforderungen	126	9.16	Auswirkung des Lötprozesses	180
6.2	Positionierungstoleranzen	128	9.17	Umweltprüfung	180
6.3	Überlappung von Lötäugen (Pads)	130	<b>10</b>	<b>Abziehmasken</b>	<b>182</b>
6.4	Bedeckung von Leiterbahnen	130	10.1	Allgemeine Anforderungen	182
6.5	Lötstoppmaskendicke und voll- ständige Füllung des Zwischen- raumes zwischen den leitenden Flächen	132	10.2	Positionierungstoleranzen	184
6.6	Kleinste Lötstoppmaskenbrücke	136	10.3	Besondere Anforderungen	184
<b>7</b>	<b>Decklagen</b>	<b>138</b>	<b>11</b>	<b>Oberflächenschutz</b>	<b>190</b>
7.1	Allgemeine Qualitäts- anforderungen	138	11.1	Allgemeine Qualitäts- anforderungen	190
7.2	Lagetoleranzen	140	11.2	Stromlos Nickel/Tauchgold	190
7.3	Überlappung von Löt pads	140	11.3	Gold für das Drahtbonden (COB), galvanische Abscheidung	192
7.4	Überdeckung von Leiterzügen	142	11.4	Heißluftverzinnung (Hot Air Levelling: HAL)	192
7.5	Füllen von Zwischenräumen im Leiterbild	144	11.4.1	Generelle Qualitäts- anforderungen	192
7.6	Kleinste Decklagenbrücken	144	11.5	Organischer Oberflächenschutz	194
7.7	Geschlossene Überlappung von Deckschicht und starrem Laminat	146	11.5.1	Generelle Qualitätsanforderungen	194
7.8	Offene Überlappung von Decklage und starrem Laminat	148	11.6	Tauchsilber	194
<b>8</b>	<b>Komponentendruck</b>	<b>152</b>	11.6.1	Allgemeine Qualitäts- anforderungen	196
8.1	Allgemeine Qualitätsforderungen	152	11.7	Tauchzinn	196
8.2	Positionierungstoleranzen des Komponentendrucks	152	11.7.1	Allgemeine Qualitäts- anforderungen	196
8.3	Überlappung mit Löt pads	154	11.8	Andere Oberflächen- schutzmethoden	196
<b>9</b>	<b>Carbonleitpastendruck (Carbondruck)</b>	<b>156</b>	<b>12</b>	<b>Oberflächenreinheit</b>	<b>198</b>
9.1	Generelle Qualitätsanforderungen	156	<b>13</b>	<b>Löten</b>	<b>200</b>
9.2	Positionierungsgenauigkeit	158	13.1	Generelle Anforderungen an die Lötbarkeit	200
9.3	Dicke des Carbondrucks	160	13.2	Lötprozess	202
9.4	Materialien	160	13.3	Lötbarkeit nach Lagerung	206
9.5	Details des Carbondruckbildes	162	<b>14</b>	<b>Mechanische Bearbeitung</b>	<b>208</b>
9.6	Allgemeine Anforderungen an das Carbondruckbild	166	14.1	Allgemeine Qualitäts- anforderungen	208
9.7	Kantengenauigkeit des Carbon- druckbildes	166	14.2	Wölbung und Verwindung	208
9.8	Einschnürungen und Vorsprünge	166	14.2.1	Definition von Wölbung und Verwindung (für rechteckige Leiterplatten)	210
9.9	Kohleflecke (Carbonflecke)	168	14.2.2	Bestimmung von Wölbung und Verwindung	212
9.10	Fehlstellen in der Carbonschicht	168	14.3	Referenzsystem	214
9.11	Carbondrucküberlappung	170			

5.4	Porosity	123	9.12	Termination Area	173
5.5	Plating Adhesion	125	9.13	Adhesion	175
5.6	Side-to-Side Registration	125	9.14	Carbon Resistance and Insulation Resistance	175
<b>6</b>	<b>Solder Masks</b>	<b>127</b>	9.15	Carbon Ink Printing across Tracks	179
6.1	General Requirements for Quality	127	9.16	Effect of Soldering	181
6.2	Positional Tolerances	129	9.17	Environmental Testing	181
6.3	Overlapping of Soldering Pads	131	<b>10</b>	<b>Peelable Masks</b>	<b>183</b>
6.4	Coverage of Tracks	131	10.1	General Requirements for Quality	183
6.5	Solder Mask Thickness and Complete Filling of Track Spacing	133	10.2	Positional Tolerances	185
6.6	Minimum Solder Mask Bridge	137	10.3	Special Requirements	185
<b>7</b>	<b>Coverlays</b>	<b>139</b>	<b>11</b>	<b>Surface Protection</b>	<b>191</b>
7.1	General Requirements for Quality	139	11.1	General Requirements for Quality	191
7.2	Positional Tolerances	141	11.2	ENIG (Electroless Nickel/ Immersion Gold)	191
7.3	Overlapping of Soldering Pads	141	11.3	Gold for Wire-Bonding (COB), Galvanic Application	193
7.4	Coverage of Tracks	143	11.4	HAL (Hot-Air Levelling)	193
7.5	Gap Filling of PCB Pattern	145	11.4.1	General requirements for quality	193
7.6	Minimum Coverlay Bridge	145	11.5	OSP (Organic Surface Protection)	195
7.7	Closed Coverlay-Rigid Overlap	147	11.5.1	General Requirements for Quality	195
7.8	Open Coverlay-Rigid Overlap	149	11.6	Immersion Silver	195
<b>8</b>	<b>Component Notation</b>	<b>153</b>	11.6.1	General Requirements for Quality	197
8.1	General Requirements for Quality	153	11.7	Immersion Tin	197
8.2	Positional Tolerances	153	11.7.1	General Requirements for Quality	197
8.3	Overlapping of Soldering Pads	155	11.8	Other Types of Surface Protection	197
<b>9</b>	<b>Carbon Ink Printing</b>	<b>157</b>	<b>12</b>	<b>Cleanliness of Surface</b>	<b>199</b>
9.1	General Requirements for Quality	157	<b>13</b>	<b>Soldering</b>	<b>201</b>
9.2	Positional Tolerances	159	13.1	General Requirements for Solderability	201
9.3	Carbon Ink Thickness	161	13.2	Soldering Process	203
9.4	Materials	161	13.3	Solderability after Storage	207
9.5	The Details of the Carbon Pattern	163	<b>14</b>	<b>Machining</b>	<b>209</b>
9.6	General Requirements for Carbon Pattern	167	14.1	General Requirements for Quality	209
9.7	Edge Definition of Carbon Pattern	167	14.2	Warp and Twist	209
9.8	Nicks and Spikes	167	14.2.1	Definition of Warp and Twist (Rectangular PCBs)	211
9.9	Carbon Specks	169	14.2.2	Determination of Warp and Twist	213
9.10	Voids in the Carbon Layer	169	14.3	Reference System	215
9.11	Carbon Overlapping	171			